

PAT-NO: JP410056097A
DOCUMENT-IDENTIFIER: JP 10056097 A
TITLE: SEMICONDUCTOR DEVICE AND ITS
MANUFACTURE
PUBN-DATE: February 24, 1998

INVENTOR-INFORMATION:
NAME
TERAJIMA, KATSUSHI

ASSIGNEE-INFORMATION:
NAME NEC CORP COUNTRY
N/A

APPL-NO: JP08212373

APPL-DATE: August 12, 1996

INT-CL (IPC): H01L023/12, H01L021/56

ABSTRACT:

PROBLEM TO BE SOLVED: To prevent the penetration of moisture from the rear and the heat radiation hole of a printed board so as to materialize excellent wettability by covering the rear section of the board corresponding to the position in which to form the heat radiation hole, with coat resin.

SOLUTION: A heat radiation hole 7 is made under the semiconductor element mounting part of a printed board 2, piercing the printed board 2 from the surface to the rear. This heat radiation hole 7 has a role of radiating heat generated from the semiconductor element 1 and conducting

earth potential to
the ground wiring provided at the rear of the printed board
2. The rear
section of the printed wiring board 2 corresponding to the
position in which to
form the heat radiation hole 7 is covered with coat resin
8. This coat resin 8
is provided by applying the solder resist 10 applied on the
surface of the
printed board 2 repeatedly in advance in the stage of
manufacture of the
substrate, or applying epoxy resin or the like containing
fine-grain silica by
potting or printing after sealing process during setup of a
semiconductor
device.

COPYRIGHT: (C)1998, JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-56097

(43)公開日 平成10年(1998)2月24日

(51)Int.Cl.⁸
H 01 L 23/12
21/56

識別記号 庁内整理番号

F I
H 01 L 23/12
21/56
23/12

技術表示箇所
L
T
J

審査請求 有 請求項の数 6 OL (全 6 頁)

(21)出願番号

特願平8-212373

(22)出願日

平成8年(1996)8月12日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 寺島 克司

東京都港区芝五丁目7番1号 日本電気株
式会社内

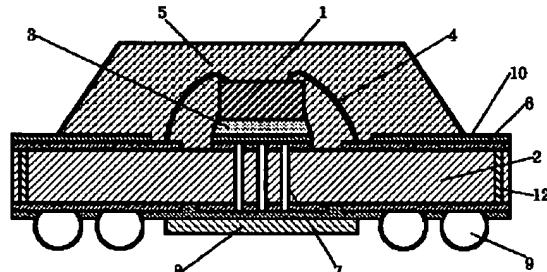
(74)代理人 弁理士 中澤 昭彦

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】プリント基板の裏面及び放熱孔からの水分の浸入を防止し、耐湿性の優れた半導体装置及びその製造方法を提供することを目的とする。

【解決手段】表面に半導体素子1を搭載する基板2と、その基板2に設けられ、半導体素子1と電気的に接続される導電配線6と、基板2の裏面に格子状に配置され、導電配線6と電気的に接続される半田ボール9と、基板2の半導体素子搭載部分の下部に形成される放熱孔7と、基板2の表面を封止する封止樹脂部5と、放熱孔7が形成される位置に対応する基板2の裏面部分に被覆されるコート樹脂部8とを有し、基板2の裏面及び放熱孔7からの水分の浸入を防止することができ、半導体装置の吸湿量を低減することができる。



1

【特許請求の範囲】

【請求項1】表面に半導体素子を搭載し、半導体素子搭載部分の下部に放熱孔が形成される基板と、その基板に設けられ、前記半導体素子と電気的に接続される導電配線と、前記基板の裏面に格子状に配置され、前記導電配線と電気的に接続される外部接続端子と、前記基板の表面に封止される封止樹脂部と、前記放熱孔が形成される位置に対応する前記基板の裏面部分に被覆されるコート樹脂部と、
を有することを特徴とする半導体装置。

【請求項2】前記基板にその表面から裏面に貫通するスルーホールが形成され、前記封止樹脂部とコート樹脂部は、前記スルーホールを介して一体に成形される、ことを特徴とする請求項1に記載の半導体装置。

【請求項3】前記コート樹脂部の高さは、前記外部接続端子の高さよりも低いことを特徴とする請求項1又は2に記載の半導体装置。

【請求項4】(1)半導体素子搭載部分の下部に放熱孔を備えた基板の表面に半導体素子を搭載する工程と、(2)半導体素子と基板に設けられた導電配線とを電気的に接続し、かつ、基板の裏面に格子状に配置された外部接続端子と導電配線とを電気的に接続する工程と、(3)放熱孔が形成される位置に対応する前記基板の裏面部分にコート樹脂部を設ける工程と、(4)基板の表面を封止樹脂で封止する工程と、を有し、(1)から(4)の順序で行うことを特徴とする半導体装置の製造方法。

【請求項5】(1)半導体素子搭載部分の下部に放熱孔を備えた基板の表面に半導体素子を搭載する工程と、(2)半導体素子と基板に設けられた導電配線とを電気的に接続し、かつ、基板の裏面に格子状に配置された外部接続端子と導電配線とを電気的に接続する工程と、(3)基板の表面を封止樹脂で封止する工程と、(4)放熱孔が形成される位置に対応する前記基板の裏面部分にコート樹脂部を設ける工程と、を有し、(1)から(4)の順序で行うことを特徴とする半導体装置の製造方法。

【請求項6】(1)半導体素子搭載部分の下部に形成される放熱孔と、表面から裏面に貫通して形成されるスルーホールとを備えた基板の表面に半導体素子を搭載する工程と、(2)半導体素子と基板に設けられた導電配線とを電気的に接続し、かつ、基板の裏面に格子状に配置された外部接続端子と導電配線とを電気的に接続する工程と、(3)基板の表面に設けられる封止樹脂部と、放熱孔が形成される位置に対応する基板の裏面部分に設けられるコート樹脂部と、前記スルーホールを介して一体成形する工程と、を有し、(1)から(3)の順序で行うことを特徴とす

50

2

る半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表面実装型で外部端子となる半田ボールを格子状に配列したボール・グリット・アレイ（BGA）パッケージ構造を有する半導体装置及びその製造方法に関し、特に、プリント基板の裏面及び放熱孔からの水分の浸入を防止し、耐湿性の優れた半導体装置及びその製造方法に関する。

【0002】

【従来の技術】半導体素子の高集積化に伴い、半導体素子を搭載する集積回路用パッケージの多ピン化が急速に進んでいる。多ピン化に対応する集積回路用パッケージとして、例えば、クワッド・フラット・パッケージ（QFP）が知られている。しかし、QFPでは、外部リードがパッケージの外周部に沿って配列されるので、ピン数が増加すると、ピン間のピッチが狭くなり、400ピン程度が多ピン化の限界となっている。一方、近年の半導体素子の高集積化・高機能化に伴い、500ピン以上の半導体素子のパッケージが求められるようになっている。

【0003】そこで、このような要請に対応できる集積回路用パッケージとして、外部との接続部をパッケージの裏面全体に配置することができるポール・グリット・アレイ（BGA）パッケージが開発され、実用化されている。

【0004】図5は、従来のプラスチックBGA（OMPAC=OVER MOLDED PLASTIC ARRAY CARRIER）型半導体装置の断面図を示す。図5に示すように、従来の半導体装置では、プリント基板2の表面に半導体素子1がマウント材3により搭載され、半導体素子1の電極とプリント基板2上の導電配線6とがボンディングワイヤ4によって電気的に接続されている。そして、半導体素子1及びボンディングワイヤ4を含む主要部がトランスマルチモード法により、封止樹脂5で封止される。

【0005】プリント基板2の裏面には格子状に配列された外部接続端子である半田ボール9が設けられている。半田ボール9は、プリント基板2のビア配線12を介して導電配線6に電気的に接続されている。

【0006】プリント基板2の半導体素子搭載部分の下部には放熱孔7がプリント基板2の表面から裏面に貫通して形成されている。この放熱孔7は、半導体素子1から発生した熱を放熱したり、接地電位をプリント基板2の裏面外部端子に伝える役割を有する。プリント基板2の表面は絶縁用のソルダーレジスト10が被覆されている。

【0007】このようなBGAパッケージ構造を有する半導体装置は、基板の裏面全体を外部接続領域として使用できるので、パッケージを小型化でき、半導体装置の多ピン化にも対応することができる。

【0008】また、特開平7-321248号公報（特願平6-134885号）では、基板上に内部リード部と外部リード部とを備えるリードが複数個形成されてなるチップキャリアと、電極端子がチップキャリアの内部リード部に接続されている半導体素子と、半導体素子及びチップキャリアの内部リード部を内包して形成された第1のモールド樹脂層と、チップキャリアの上面の周囲を覆い、第1モールド樹脂層のチップキャリアより上の部分の周囲を覆うように形成された第2のモールド樹脂層と、チップキャリアの外部リード部の下面に形成された金属バンプとを有するポールグリッドアレイ半導体装置が開示されている。

【0009】

【発明が解決しようとする課題】図5に示す従来の半導体装置では、実装時のリフローで、いわゆるポップコーン・クラック現象を生じるという不具合があった。この現象は、半導体装置の構成材料が有機材料であるため、吸湿した水分がリフロー時の加熱により急激に気化膨張し、基板と半導体素子間で剥離を引き起こしクラックに至るものである。従来の半導体装置の吸湿経路は基板の裏面からの水分浸透が支配的と考えられており、特に、放熱孔7は水分の浸透が最も多い箇所と考えられている。

【0010】放熱孔7には樹脂または金属を充填するものもあるが、ポップコーン・クラック現象を十分に回避するほどの水分浸透を防ぐのは困難であり、信頼性、コスト、作業性の面も含めて、根本策には至っていない。例えば、従来の半導体装置を、30°C、60%の相対湿度中で保管した後、実装をシュミレートした赤外線リフロー炉で220°Cに通した場合、保管時間は最大168時間程度遅しか品質を保障できなかった。これは、従来の半導体装置を長期にわたり、高湿度な状態に放置した後、実装加熱すると樹脂が吸湿しポップコーン・クラック現象によるクラック、剥離が発生し、電気的に不良となるからである。

【0011】また、プリント基板は一般にBT(ビスマレイミドトリアジン)系樹脂を使ったガラス敷布材が用いられる。これは通常のエポキシ系ガラス敷布材より、T_gが高く耐熱性が優れる上、水分の吸湿性が低いことが特徴であるが、半導体装置としての信頼性である耐湿、耐熱性を確保するには至っていない。ポップコーン・クラック現象は、半導体素子とプリント基板の搭載面間で発生しやすく、プリント基板内に向かってクラックに至り銅配線を切断する。

【0012】また、モールド封止樹脂は、半導体素子搭載面の片面封止のため、プリント基板と封止樹脂との熱膨張率差から反りが発生し、裏面に配置された半田ボールのコプラナリティを悪化させる要因にもなる。

【0013】特開平7-321248号公報に開示される半導体装置は、チップキャリアが第1モールド樹脂層

によって上下面を被覆されており、それによって、チップキャリアとモールド樹脂層との密着性を向上させ、基板の吸湿性を抑制し、基板剥離を防止する。

【0014】しかし、上記半導体装置は、半導体装置とリードとをバンプで電気的に接続するバンプ方式であり、ワイヤボンディング方式ではない。また、放熱孔からの水分の浸入を防止する手段が開示されていない。さらに、上記半導体装置では、モールド樹脂封止工程を2回行わなければならず、製造工程が複雑である。

10 【0015】本発明は、上記問題点に鑑みてなされたものであり、プリント基板の裏面及び放熱孔からの水分の浸入を防止し、耐湿性の優れた半導体装置及びその製造方法を提供することを目的とする。

【0016】

【課題を解決するための手段】本発明の半導体装置は、表面に半導体素子を搭載し、半導体素子搭載部分の下部に放熱孔が形成される基板と、その基板に設けられ、半導体素子と電気的に接続される導電配線と、基板の裏面に格子状に配置され、導電配線と電気的に接続される外部接続端子と、基板の表面に封止される封止樹脂部と、放熱孔が形成される位置に対応する基板の裏面部分に被覆されるコート樹脂部と、を有することを特徴とするものである。

20 【0017】本発明の半導体装置は又、基板にその表面から裏面に貫通するスルーホールが形成され、封止樹脂部とコート樹脂部は、スルーホールを介して一体に成形されてもよい。

【0018】コート樹脂部の高さは、外部接続端子の高さよりも低いのが好ましい。

30 【0019】本発明の半導体装置の製造方法は、（1）半導体素子搭載部分の下部に放熱孔を備えた基板の表面に半導体素子を搭載する工程と、（2）半導体素子と基板に設けられた導電配線とを電気的に接続し、かつ、基板の裏面に格子状に配置された外部接続端子と導電配線とを電気的に接続する工程と、（3）放熱孔が形成される位置に対応する基板の裏面部分にコート樹脂部を設ける工程と、（4）基板の表面を封止樹脂で封止する工程と、を有し、（1）から（4）の順序で行うことを特徴とするものである。上記（3）と（4）の工程を逆に行つてもよい。

40 【0020】本発明の半導体装置の製造方法は又、（1）半導体素子搭載部分の下部に形成される放熱孔と、表面から裏面に貫通して形成されるスルーホールとを備えた基板の表面に半導体素子を搭載する工程と、（2）半導体素子と基板に設けられた導電配線とを電気的に接続し、かつ、基板の裏面に格子状に配置された外部接続端子と導電配線とを電気的に接続する工程と、（3）基板の表面に設けられる封止樹脂部と、放熱孔が形成される位置に対応する基板の裏面部分に設けられるコート樹脂部とを、スルーホールを介して一体成形する

工程と、を有し、(1)から(3)の順序で行うこととするものである。

【0021】本発明によれば、放熱孔が形成される位置に対応する基板の裏面部分にコート樹脂部が被覆されるので、プリント基板の裏面及び放熱孔からの水分の浸入を防止することができ、半導体装置の吸湿量を低減できる。

【0022】また、封止樹脂部とコート樹脂部とが、スルーホールを介して一体に成形される場合には、プリント基板と封止樹脂部の熱膨張差からくる応力を相殺し基板の反りを低減することができる。

【0023】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照しながら説明する。但し、従来と同一に相当する部分は同一符号を附して説明する。

【0024】図1に示すように、本発明の半導体装置は、プリント基板2の表面に半導体素子1がマウント材3により搭載され、半導体素子1の電極とプリント基板2上の導電配線6とがボンディングワイヤ4によって電気的に接続されている。そして、半導体素子1及びボンディングワイヤ4を含む主要部がトランスマーキード法により、封止樹脂部5で封止される。

【0025】プリント基板2の裏面には格子状に配列された外部接続端子である半田ボール9が設けられている。半田ボール9は、プリント基板2の端部に設けられたビア配線12を介して導電配線6に電気的に接続されている。

【0026】プリント基板2の半導体素子搭載部分の下部には放熱孔7がプリント基板2の表面から裏面に貫通して形成されている。この放熱孔7は、半導体素子1から発生した熱を放熱したり、接地電位をプリント基板2の裏面に設けられたグランド配線に伝える役割を有する。放熱孔7の孔径は0.3mm程度であり、その壁面には銅メッキが施されている。また、放熱孔7内に絶縁性樹脂、導電性樹脂又は金属を充填してもよい。

【0027】プリント基板2の厚さは0.3mm~1mm程度であり、両面又は4層の銅配線が使われる。プリント基板2の表面には絶縁のためにソルダーレジスト10が被覆されている。

【0028】本発明の半導体装置では、放熱孔7が形成される位置に対応するプリント基板2の裏面部分にコート樹脂部8が被覆されている。このコート樹脂部8は、プリント基板2の表面に施されているソルダーレジスト10を基板製造の段階で予め繰り返し塗布し設けておくか、または半導体装置組立中の封止工程の後に微粒シリカ入り液状エポキシ樹脂等をボッティング又は印刷により塗工する。微粒シリカの替わりにカーボン、銀等の導電性フィラーを用いて、放熱孔7のグランド配線と導電位にしてもよい。

【0029】コート樹脂部8は、プリント基板2の吸湿

を防止し、かつ、封止後のプリント基板2の反りを押さるために設けられるものであり、その高さは0.05mm以上であり、かつ、半田ボール9の高さより低いように設計されるのが好ましい。

【0030】本発明によれば、放熱孔7が形成される位置に対応するプリント基板2の裏面部分にコート樹脂部8が被覆されるので、プリント基板2の裏面及び放熱孔7からの水分の浸入を防止することができ、半導体装置の吸湿量を低減できる。その結果、実装時のポンプ・クラック現象によるクラック、剥離の発生を抑えることができる。例えば、本発明者の行った実験によれば、352ピン35mm□4層0.76mm基板厚の半導体装置に厚さ0.5mm以上で、かつ半導体素子の面積の2倍以上の領域のコート樹脂部8をプリント基板2の裏面に被覆した場合、耐湿性は2倍以上に飛躍的に改善され、JEDEC条件で300時間を可能にことができる。

【0031】また、コート樹脂部8の熱膨張率を封止樹脂部5並み以下に設定した場合、プリント基板2の両サイドの応力を均等に近づけることができ、従来0.05mm~0.1mm程度であったコプラナリティを0.05mm以内に抑えることも可能となる。

【0032】図2は、本発明の他の形態の半導体装置を示す断面図、図3は、本発明の他の形態の半導体装置におけるプリント基板を示す平面図、図4は、本発明の他の形態の半導体装置を製造する際に用いられる封止金型を示す断面図である。

【0033】図2に示すように、本発明の他の形態の半導体装置のプリント基板2には、その表面から裏面に貫通するスルーホール11が形成される。図3に示すように、スルーホール11は、直径が約0.4mmでプリント基板2の半導体素子搭載部の周囲に8箇所形成される。封止樹脂部5とコート樹脂部8はこのスルーホール11を介して一体に成形される。

【0034】この半導体装置を製造する場合には、図4に示すように、封止樹脂部5とコート樹脂部8とをスルーホール11を介して一体成形するための封止金型13a, 13bが用いられる。上側の封止金型13aには樹脂注入口であるゲート14が設けてあり、ここからモールド封止樹脂が注入される。下型の封止金型13bには半導体素子搭載部箇所に相当する部位に凹部15が形成され、キャビティに注入された封止樹脂がプリント基板のスルーホール11を介してプリント基板2の裏面にまわりコート樹脂部8を形成する。コート樹脂部8の高さは、最初の実施の形態と同様に半田ボール9の高さよりも低いのが好ましい。

【0035】本発明の他の形態の半導体装置によれば、プリント基板2の裏面の樹脂塗工工程が不要となり、プリント基板2のスルーホール11の形成と下側の封止金型13bの改造のみで製造できるので、コストアップす

ることなく対応できる。また、封止樹脂部5とコート樹脂部8は、スルーホール11を介して一体に成形されるので、プリント基板2と封止樹脂部5の熱膨張差からくる応力を相殺し基板の反りを低減することが可能である。

【0036】なお本発明は、上記実施の形態に限定されることはなく、特許請求の範囲に記載された技術的事項の範囲内において、種々の変更が可能である。

【0037】

【発明の効果】本発明によれば、放熱孔が形成される位置に対応する基板の裏面部分にコート樹脂部が被覆されるので、基板の裏面及び放熱孔からの水分の浸入を防止することができ、半導体装置の吸湿量を低減できる。その結果、実装時のポップコーン・クラック現象によるクラック、剥離の発生を抑えることができる。

【0038】また、封止樹脂部とコート樹脂部とが、スルーホールを介して一体に成形される場合には、基板と封止樹脂部の熱膨張差からくる応力を相殺し基板の反りを低減することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態の半導体装置を示す断面図である。

【図2】本発明の他の形態の半導体装置を示す断面図で

ある。

【図3】本発明の他の形態の半導体装置におけるプリント基板を示す平面図である。

【図4】本発明の他の形態の半導体装置を製造する際に用いられる封止金型を示す断面図である。

【図5】従来の半導体装置を示す断面図である。

【符号の説明】

1 : 半導体素子

2 : プリント基板(基板)

3 : マウント材

4 : ホンディングワイヤ

5 : 封止樹脂部

6 : 導電配線

7 : 放熱孔

8 : コート樹脂部

9 : 半田ボール(外部接続端子)

10 : ソルダーレジスト

11 : スルーホール

12 : ピア配線

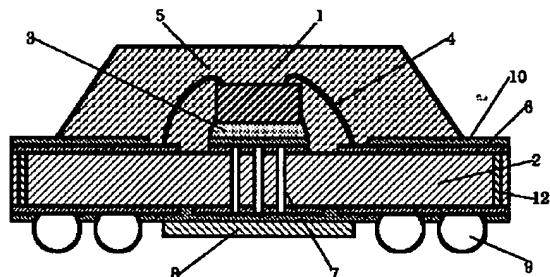
20 13a : 封止金型

13b : 封止金型

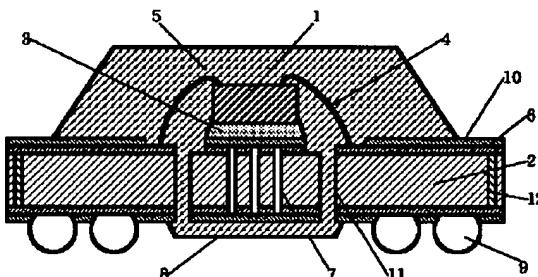
14 : ゲート

15 : 凹部

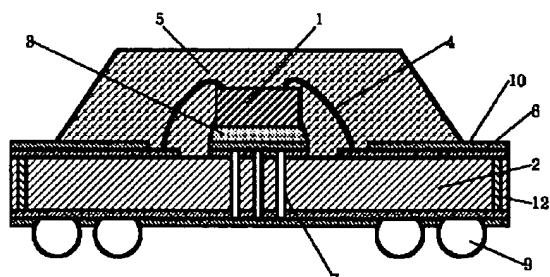
【図1】



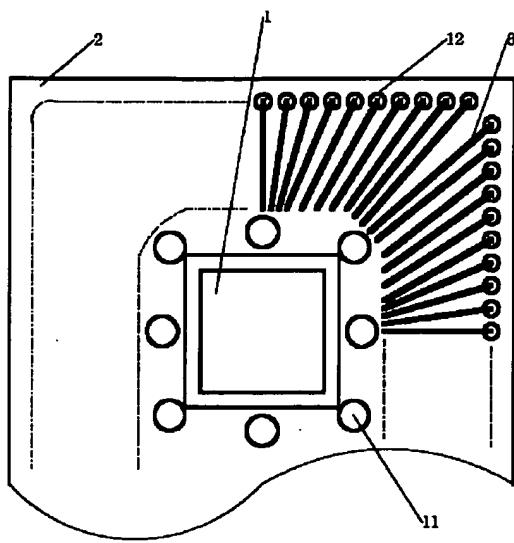
【図2】



【図5】



【図3】



【図4】

